

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 100224754 B1
 (43)Date of publication of application: 15.07.1999

(21)Application number: 1019970040238
 (22)Date of filing: 22.08.1997

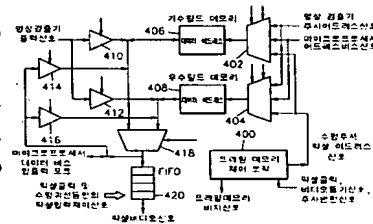
(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
 (72)Inventor: LEE, MIN GYU

(51)Int. Cl. H04N 7/01

(54) VIDEO FRAME MEMORY DEVICE AND METHOD FOR PROCESSING VIDEO DATA

(57) Abstract:

PURPOSE: A video frame memory device and a method for processing video data are provided to allow a parallel image processing without adding additional frame memory to the function of a camera by inputting/outputting the video data to a microprocessor while regularly outputting the video data.



CONSTITUTION: The video frame memory device includes odd/even field memories(406,408) for storing odd/even field video data of each of output signals from an image detector. The first and second buffers(410,412) output the output signals from the image detector or maintains a high impedance. An output multiplexer(418) multiplexes the video data. A microprocessor data input/output port inputs the video data to a microprocessor and also inputs the video data from the microprocessor to the odd/even field memories. The third and fourth buffers(414,416) output the video data from the microprocessor upon input. Odd/even field address multiplexers select one of addresses. A FIFO type buffer (420) outputs a digital video signal for consecutive horizontal scanning. A frame memory control logic(400) controls input/output and processing of the video data.

COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (19990629)

Patent registration number (1002247540000)

Date of registration (19990715)

공개특허특1999-017337

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl. 6
H04N 7/01(11) 공개번호 특1999-017337
(43) 공개일자 1999년03월15일(21) 출원번호 특1997-040238
(22) 출원일자 1997년08월22일(71) 출원인 삼성전자 주식회사 윤종용
경기도 수원시 팔달구 매탄3동 416
(72) 발명자 이민규
서울특별시 서초구 서초1동 1642-14
(74) 대리인 권석흠
이영필
이상용

심사청구 : 있음

(54) 비디오 프레임 메모리 장치 및 비디오 데이터 처리방법

요약

비디오 프레임 메모리 장치 및 비디오 데이터 처리방법이 개시된다. 본 발명의 비디오 프레임 메모리 장치는, 영상검출기로부터 입력되는 디지털비디오신호를 기수/우수필드 비디오데이터로 구분하여 저장하고 멀티플렉싱하여 출력하는 비디오프레임메모리에 있어서, 영상검출기 출력신호의 각각 상기 기수/우수필드 비디오데이터를 저장하고 출력하는 기수/우수필드메모리와, 상기 영상검출기 출력신호를 출력하거나, 고임피던스를 유지하기 위한 제 1 버퍼 및 제 2 버퍼와, 입력되는 상기 비디오데이터를 멀티플렉싱하여 출력하는 출력멀티플렉서와, 상기 출력멀티플렉서로부터 출력되는 상기 비디오데이터를 상기 마이크로프로세서로 입력하고, 상기 마이크로프로세서로부터 출력되는 상기 비디오데이터를 상기 기수/우수 비디오필드메모리로 입력하기 위한 마이크로프로세서 데이터 입출력포트와, 입력시 마이크로프로세서로부터의 비디오데이터를 출력하는 제 3 버퍼 및 제 4 버퍼와, 하나의 어드레스를 선택하여 출력하기 위한 기수/우수필드어드레스 멀티플렉서와, 연속적인 수평주사를 위한 디지털 비디오 신호를 출력하는 FIFO형 버퍼 및 상기 비디오데이터의 입출력 및 처리를 제어하기 위한 프레임메모리 제어로직을 포함하여, 여러 방식의 검출기 주사방식과 비월주사 및 순차주사의 영상출력 방식에 대응할 수 있고, 별도의 프레임 메모리 추가없이 병렬 영상처리 기능을 제공할 수 있다.

대표도

도4

명세서

도면의 간단한 설명

도 1은 수평 주사 방식의 개념도이다.

도 2는 수직 주사 방식의 개념도이다.

도 3은 종래의 비월주사의 영상출력을 처리하는 주사변환기능을 가진 비디오 프레임 메모리 장치의 구성도이다.

도 4는 본 발명의 실시예에 의한 비디오 프레임 메모리 장치의 구성도이다.

도 5에는 수평 블랭크 신호에 따른 픽셀출력 및 마이크로프로세서 입출력 단계를 도시한 타이밍도이다.

도 6는 본 발명의 영상프레임 메모리 장치의 외부입출력단자를 도시한 구성도이다.

도면의 주요 부분에 대한 부호의 설명

400...프레임메모리 제어로직, 402,404,418...멀티플렉서,

406,408...비디오필드메모리 410,412,414,416...3상 버퍼,

420...FIFO형 버퍼.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은 비디오 프레임 메모리 장치 및 그 비디오 데이터 처리방법에 관한 것으로, 더 상세하게는 마이크로프로세서에 의한 병렬 영상처리가 용이한 비디오 프레임 메모리 장치 및 그 비디오 데이터 처리방법에 관한 것이다.

일반적으로 영상의 검출은 선형 또는 평면형 영상검출기를 주사하여 이루어지며, 상기 영상검출기로는 CCD(촬상소자)나 저조도용의 CCD 및 적외선 검출기등이 있다. 상기와 같은 영상검출기들은 평면상에서 많은 검출소자를 구비하고 있는 경우, 영상검출기를 주사하여 영상을 획득해야 하지 않을 수 있으나, 고해상도의 영상화면을 획득하는 카메라의 경우, 평면상에 많은 수의 검출소자를 집적하는 것이 제조공정상 난이하고 또한 검출소자들에 있어 특성적인 균질성을 보장하기가 어렵다. 이와 같은 단점을 극복하기 위한 방법으로 고해상도의 정밀성을 요하는 카메라에 1차원의 선형 또는 2차원의 평면상에 적은 수의 균일한 특성을 가진 검출소자들을 배열하고 이 검출기를 주사하여 원하는 해상도의 영상을 얻는 방식과, 영상검출기를 기계적인 방법으로 주사하는 방식, 또는, 광학계에서 입력되는 가시광 또는 적외선을 반사경을 통해 받으면서 반사경이 주사 효과를 갖게하는 방식이 제시되었다.

일반적인 선형 및 평면형의 영상검출기를 주사하는 방식을 설명하기 위하여 도 1에는 수평 주사 방식의 개념도를 도시하였으며, 도 2에는 수직 주사 방식의 개념도를 도시하였다. 도 1을 참조하면, 영상을 검출하고자 하는 평면에 대하여 복수개의 영상검출 셀로 이루어진 선형 영상검출기가 수직으로 배열되어 수평방향으로 주사하는 수평주사방식과, 도 2를 참조하면, 영상을 검출하고자 하는 평면에 대하여 복수개의 영상검출 셀로 이루어진 선형 영상검출기가 수평으로 배열되어 수직방향으로 주사하는 수직주사방식이 있다. 수평주사방식에서의 주사시간은 실제 한 화면이 완전히 구성되는 하나의 비디오 필드 또는 비디오 프레임의 주기로 간주될 수 있는데, 예를들어, 1024개의 선형으로 배열된 영상검출기는 수평주사를 하면서 1280×1024의 픽셀 해상도의 비디오신호를 출력할 수 있으며, 수직주사를 한다면 1024×768의 픽셀 해상도의 비디오신호를 출력할 수 있다고 보고되어 있다. 그런데, 수평주사의 경우에는 실제의 비디오출력이 수평주사를 기본으로 한다는 점에서, 또한, 수직주사의 경우에도 검출기의 출력 타이밍과 실제 카메라의 비디오출력 타이밍이 일치하지 않는다는 단점이 있다. 또한, 검출기의 출력을 영상처리를 하여 영상 추적, 표적 인식, 또는 기타 다양한 영상처리 작업을 수행하려면 디지털화 된 비디오신호를 프레임 메모리에 저장하여야 하기 때문에 중간에서 변환기능을 필요로 한다는 단점이 있다.

도 3에는 종래의 비월주사의 영상출력을 처리하는 주사변환기능을 가진 프레임 메모리 장치의 구성도를 도시하였다. 도 3을 참조하면, 종래의 비월주사방식에서의 프레임 메모리 장치는, 기수필드 또는 우수필드 선택제어신호를 출력하는 프레임메모리 제어로직(300), 영상검출기(미도시)로부터의 영상검출기 주사어드레스 신호와 디지털 비디오 어드레스 신호를 입력받아 프레임메모리 제어로직(300)의 기수필드 또는 우수필드 선택제어신호에 응답하여 멀티플렉싱함에 의해 어드레스 신호를 출력하는 기수필드어드레스 멀티플렉서(302) 및 우수필드어드레스 멀티플렉서(304), 상기 어드레스 신호에 응답하여 영상검출기 출력신호를 저장하고 출력하는 기수필드메모리(306) 및 우수필드메모리(308), 제어신호에 응답하여 영상검출기 출력신호를 출력하거나 고임퍼던스를 유지하는 3상 버퍼인 제 1 버퍼(310) 및 제 2 버퍼(312), 상기 제어신호에 응답하여 기수필드메모리 또는 우수필드메모리로부터의 출력데이터를 멀티플렉싱하여 출력하는 출력멀티플렉서(314)를 구비하고 있다.

상기와 같이 구성된 종래의 비월주사의 영상출력을 처리하는 주사변환기능을 가진 프레임 메모리 장치는, 영상검출기에서 출력이 프레임메모리 제어로직(300)의 제어신호(미도시)에 의해 기수필드메모리(306) 또는 우수필드메모리(308)에 저장된다. 또한, 프레임메모리 제어로직(300)에서는 주사방식에 따른 검출기 출력이 저장될 어드레스를 생성하여 저장하여, 기수필드메모리(306)에 저장하는 경우에는 제 1 버퍼가 인에이블(enable)되고 기수필드 어드레스

스 2:1 멀티플렉서(302)는 영상검출기 주사 어드레스를 선택하여 상기 기수필드메모리(306)의 어드레스 입력으로 작용한다. 따라서, 표시 또는 다른 처리를 위하여 출력되는 디지털 비디오는 우수필드가 선택되며, 제 2 버퍼(312)는 디스에이블(disable)되고 우수필드 어드레스 2:1 멀티플렉서(304)는 디지털 비디오 어드레스를 선택 우수필드메모리의 어드레스 입력이 되며, 출력멀티플렉서(314)는 우수필드메모리(308)의 데이터를 출력하게 된다. 이 반대의 경우도 마찬가지로 방식으로 동작을 하게 된다. 이러한 방식은 현재 검출기의 입력과 출력되는 영상신호간에 한 필드의 지연을 가지면서 처리를 하게 되고, 만일 비월주사가 아닌 모든 비디오신호를 순차주사(non-interlaced) 방식으로 영상을 출력하려면 전체 프레임 단위로 지연을 갖기위하여 2 개의 프레임 메모리 공간이 요구된다.

상기와 같은 종래의 비월주사의 영상출력을 처리하는 주사변환기능을 가진 프레임 메모리 장치는, 실제 주사 변환되어 출력된 디지털 비디오를 처리하는 뒤단 처리부의 검증을 위한 자체진단의 기능을 추가하기가 어려우며 또한 단일한 순서의 영상처리부의 구성외에 별도로 영상처리를 위한 병렬처리가 요구될 때에는 별도로 프레임 메모리를 추가하여야 한다는 단점이 있다. 또한, 디지털 비디오를 처리하고 아날로그-디지털 변환하여 영상출력을 하는 것외에 영상데이터의 히스토그램 계산이나 영상추적, 인식등을 위해서는 일반적으로 마이크로프로세서를 활용하게 되는데 상기 마이크로프로세서가 사용할 수 있는 별도의 프레임 메모리를 추가 구성하여야 하는 단점이 있다.

발명이 이루고자하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 필드단위로 출력되는 영상출력등을 위한 규칙적인 디지털 비디오의 출력과 함께 마이크로 프로세서가 별도의 영상 프레임 메모리를 두지 않고 자체 영상 프레임 메모리와 공유할 수 있으며, 영상출력만을 얻는 카메라의 단순 기능에 별도의 기능을 추가시킬 수 있도록 하기 위하여 병렬적인 영상처리가 가능한 영상 프레임 메모리 장치를 제공하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는, 영상출력등을 위한 규칙적인 디지털 비디오의 출력과 함께 마이크로 프로세서가 별도의 영상 프레임 메모리를 두지 않고 자체 영상 프레임 메모리와 공유할 수 있으며, 영상출력만을 얻는 카메라의 단순 기능에 별도의 기능을 추가시킬 수 있도록 하기 위하여 병렬적인 영상처리가 가능한 영상 프레임 메모리 장치에서 구현되는 비디오프레임메모리의 비디오데이터 처리방법을 제공하는 것이다.

발명의 구성 및 작용

상기 과제를 이루기 위하여 본 발명의 영상 프레임 메모리 장치는, 영상검출기로부터 입력되는 디지털비디오신호를 기수필드 비디오데이터와 우수필드 비디오데이터로 구분하여 저장하고 제어신호에 따라 멀티플렉싱하여 출력하는 비디오프레임메모리에 있어서, 입력시 어드레스 입력 신호에 의해 지정된 장소에 영상검출기 출력신호의 각각 상기 기수필드 비디오데이터와 상기 우수필드비디오데이터를 저장하고, 출력시 상기 어드레스 입력 신호에 의해 지정된 장소로부터 저장된 기수필드 비디오데이터와 우수필드비디오데이터를 출력하는 기수필드메모리와 우수필드메모리; 출력단이 상기 기수/우수필드메모리의 데이터입력단에 접속되어 상기 기수/우수필드메모리에 상기 비디오데이터가 입력될때는 상기 영상검출기 출력신호를 상기 데이터단으로 출력하고, 상기 기수/우수필드메모리로부터 상기 비디오데이터가 출력될때는 고임피던스를 유지하기 위한 3상 버퍼인 제 1 버퍼와 제 2 버퍼; 상기 기수/우수필드메모리로부터의 비디오출력데이터나 상기 마이크로프로세서로부터의 비디오데이터를 멀티플렉싱하여 출력하는 출력멀티플렉서; 상기 출력멀티플렉서로부터 출력되는 상기 비디오데이터를 상기 마이크로프로세서로 입력하고, 상기 마이크로프로세서로부터 출력되는 상기 비디오데이터를 상기 기수/우수 필드메모리로 입력하기 위한 마이크로프로세서 데이터 입출력포트; 입력단이 상기 마이크로프로세서 데이터 입출력포트에 접속되고, 출력단이 상기 기수/우수필드메모리와 출력멀티플렉서의 입력단에 접속되어, 입력시 마이크로프로세서로부터의 비디오데이터를 기수/우수필드메모리로 출력하고 출력시 고임피던스를 유지하기 위한 3 상버퍼인 제 3 버퍼와 제 4 버퍼; 입력단에는 영상검출기 주사어드레스 신호와 마이크로프로세서 어드레스버스신호 및 수평주사 픽셀어드레스신호가 접속되고 출력단에는 상기 기수/우수필드메모리의 어드레스 입력단이 접속되어, 상기 3개의 어드레스신호를 멀티플렉싱함으로써 하나의 어드레스를 선택하여 출력하기 위한 기수필드어드레스 멀티플렉서와 우수필드어드레스 멀티플렉서; 입력단이 상기 출력멀티플렉서의 출력단에 접속되어 연속적인 수평주사를 위한 디지털 비디오 신호를 출력하는 FIFO형 버퍼; 및 상기 비디오프레임메모리에 구비되어 상기 비디오데이터의 입출력 및 처리를 제어하기 위한 프레임메모리 제어로직을 포함하는 것을 특징으로 한다.

또한, 상기 프레임 메모리 제어로직은 기수필드 또는 우수필드 선택제어신호, 상기 기수/우수 필드메모리로 공급되는 어드레스 신호, 상기 멀티플렉서들과 상기 버퍼들의 장치제어신호, 메모리 리드/라이트 신호, 순차 어드레스 신호, 상기 수평주사 픽셀어드레스신호 및 비지신호를 출력하는 기능을 수행하도록 로직이 구현된 프레임 메모리 제어로직인 것이 바람직하다.

본 발명의 다른 기술적 과제를 이루기 위하여 본 발명의 비디오 데이터 처리방법은, 영상검출기로부터 입력되는 디지털비디오신호를 기수필드 비디오데이터와 우수필드 비디오데이터 또는 기수라인 비디오데이터와 우수라인 비디오

오데이터로 구분하여 저장하고 제어신호에 따라 멀티플렉싱하여 출력하는 비디오프레임메모리의 비디오데이터 처리방법에 있어서, 프레임메모리 제어로직은 출력비디오신호의 수평귀선 시간을 나타내는 수평블랭크신호와 주사변환신호에 응답하여 픽셀입력제어신호를 출력하는 단계; 블랭크 구간동안에는 상기 픽셀입력제어신호에 응답하여 출력버퍼인 FIFO형 버퍼는 한 라인의 비디오픽셀출력을 저장하는 단계; 수평귀선이 끝나고 수평출력이 활성화되면 출력의 기본 픽셀 클럭인 픽셀클럭에 응답하여 FIFO형 버퍼는 동기화된 비디오픽셀을 출력하는 단계; 주사 활성화 구간동안에는 마이크로프로세서 입출력을 수행하는 단계; 및 상기와 같은 선입선출(FIFO)식의 저장 동작을 반복 수행하는 단계를 포함하여 비디오순차출력과 마이크로프로세서 영상처리의 병렬 영상처리를 지원하는 것을 특징으로 한다.

이하 도면을 참조하면서 본 발명의 바람직한 실시예를 설명하기로 한다.

도 4에는 본 발명의 실시예에 의한 비디오 프레임 메모리 장치의 구성도를 도시하였다. 도 4를 참조하면, 본 발명의 프레임 메모리는, 비디오 프레임 메모리의 비디오 입출력 및 처리과정을 제어하는 프레임메모리 제어로직(400)과, 영상검출기(미도시)로부터의 영상검출기 주사어드레스 신호와 마이크로프로세서 어드레스버스신호 및 수평주사 픽셀어드레스신호가 입력되어 영상검출기 출력신호의 각각 기수필드 비디오어드레스신호와 우수필드비디오어드레스신호를 멀티플렉싱하여 어드레스 신호를 출력하는 3:1 멀티플렉서인 기수필드어드레스 멀티플렉서(402) 및 우수필드어드레스 멀티플렉서(404)와, 상기 어드레스 신호에 의해 지정된 장소에/에서 영상검출기 출력신호의 각각 기수필드 비디오데이터와 우수필드비디오데이터를 저장/출력하는 기수필드메모리(406) 및 우수필드메모리(408)와, 출력단이 필드메모리(406,408)의 데이터단에 접속되어 영상검출기 출력신호를 출력하거나 고임피던스를 유지하기 위한 3 상버퍼인 제 1 버퍼(410) 및 제 2 버퍼(412)와, 입력단이 필드메모리(406,408)의 데이터단에 접속되어 기수필드메모리(406) 또는 우수필드메모리(408)로부터의 출력데이터를 멀티플렉싱하여 출력하는 출력멀티플렉서(418)와, 출력단이 마이크로프로세서 데이터버스와 출력멀티플렉서(418)의 출력단에 접속되어 마이크로프로세서 비디오데이터 신호 또는 출력멀티플렉서(418)의 비디오데이터 신호를 출력하거나 고임피던스를 유지하는 3 상버퍼인 제 3 버퍼(414)와 제 4 버퍼(416), 및 입력단이 출력멀티플렉서(418)의 출력단에 접속되어 연속적인 수평주사를 위한 디지털 비디오 신호를 출력하는 FIFO형 버퍼(420)를 구비하고 있으며, 출력멀티플렉서(418)로부터 출력되는 상기 비디오데이터를 마이크로프로세서로 입력하고, 마이크로프로세서로부터 출력되는 비디오데이터를 상기 기수/우수 비디오필드메모리(406,408)로 입력하기 위한 마이크로프로세서 데이터 입출력포트를 구비하고 있다. 프레임 메모리 제어로직(400)은 기수필드 또는 우수필드 선택제어신호, 각 필드메모리로 공급되는 어드레스 신호, 멀티플렉서(402,404,418)와 버퍼(410,412,414,416,418)의 장치제어신호, 메모리 리드(read)/라이트(write) 신호, 순차 어드레스 신호, 및 비지(BUSY)신호를 출력하는 기능을 수행하도록 로직을 구현함으로써 구비되어 있다.

상기와 같이 구비된 본 발명의 비디오 프레임 메모리의 동작을 이하에서 설명하기로 한다. 3:1 멀티플렉서인 기수필드어드레스 멀티플렉서(402) 및 우수필드어드레스 멀티플렉서(404)는 영상검출기 주사어드레스신호와, 마이크로프로세서에서 액세스를 지시하는 필드 메모리(406,408)의 어드레스인 마이크로프로세서 어드레스버스신호와, 프레임메모리 제어로직(400)에서 수평주사를 위해 필요한 순차 어드레스인 수평주사 픽셀어드레스신호를 입력받아 프레임메모리제어로직(400)의 장치제어신호에 따라 멀티플렉싱하여 하나의 어드레스신호를 기수필드메모리(406) 및 우수필드메모리(408)의 어드레스 입력단자에 출력한다. 제 1 버퍼(410) 및 제 2 버퍼(412)는 프레임메모리제어로직(400)의 장치제어신호에 응답하여 영상검출기 출력신호를 필드메모리(406,408)의 데이터입력단과 출력멀티플렉서(418)의 입력단으로 출력하며, 필드메모리(406,408)에서 데이터를 출력할 때는 상기 장치제어신호에 응답하여 고임피던스를 유지한다. 출력멀티플렉서(418)는 상기 제어신호에 응답하여 영상검출기 출력신호, 필드메모리(406,408), 또는 마이크로프로세서 데이터버스로부터의 비디오출력데이터를 멀티플렉싱하여 출력함으로써 마이크로프로세서 데이터버스와 FIFO형 버퍼(420)에 입력한다. 제 3 버퍼(414)와 제 4 버퍼(416)는 출력멀티플렉서(418)의 출력단에 접속되어 상기 장치제어신호에 응답하여 마이크로프로세서 비디오데이터신호 또는 출력멀티플렉서(418)로부터 출력되는 비디오데이터신호를 필드메모리(406,408)의 데이터입력단에 출력하거나 고임피던스를 유지하여 차단한다. FIFO형 버퍼(420)는 픽셀클럭에 응답하여 픽셀단위의 비디오신호를 출력하거나, 프레임메모리 제어로직(400)으로부터의 제어신호에 따라 연속적인 수평주사를 위하여 디지털 비디오 신호를 출력한다. 프레임 메모리 제어로직(400)은 기수필드 또는 우수필드 선택제어신호, 각 필드메모리(406,408)로 공급되는 어드레스 신호, 멀티플렉서(402,404,418)와 버퍼(410,412,414,416)의 장치제어신호, 메모리 리드(read)/라이트(write) 신호, FIFO형 버퍼(420)에 입력할 수평주사를 위한 순차 어드레스 신호, 및 수평회귀 중에 FIFO형 버퍼(420)에 수평주사를 위한 픽셀출력을 입력하는 동안에 마이크로프로세서가 프레임메모리를 액세스할 때는 비지(BUSY)신호를 출력함으로써 듀얼 포트 랜덤엑세스메모리(Random Access Memory, 이하 RAM이라 칭함)와 같은 기능을 한다.

수평주사방식인 경우를 가정하면, 영상검출기의 출력은 기수필드 및 우수필드별로 분리되어 각 필드메모리(406,408)의 상기 어드레스신호에서 정한 장소에 저장되고, 필드메모리(406,408)의 픽셀 비디오신호 출력은 마이크로프로세서(미도시)의 데이터 버스 및 FIFO형 버퍼(420)의 출력단인 디지털 비디오 출력포트로 출력가능하게 되는 데, 이의 구분은 실제 비디오 신호가 한 수평 주사가 이루어지는 동안에 수평회귀가 되는 블랭크 구간이 있다는 것에 착안한 것으로써 도 5에는 수평 블랭크 신호에 따른 픽셀출력 및 마이크로프로세서 입출력 단계를 나타낸 타이밍도를 도시하였다. 도 5를 참조하면, 프레임 메모리 제어로직(400)은 블랭크 구간 동안 다음 수평 주사선에 필요한 디지털 비디오 신호를 FIFO형 버퍼(420)에 저장하도록 픽셀입력제어신호를 출력하고, 수평주사 활성화 구간동안에는 마

마이크로 프로세서(미도시)에 의하여 필드메모리(406,408)를 액세스 할 수 있게 되며, 상기 수평주사 활성화 구간동안에 FIFO형 버퍼(420)에 저장된 한 수평주사선의 디지털 비디오 신호가 외부의 비디오 클럭에 동기되어 출력된다. 이것이 가능한 것은 각 필드메모리의 뱅크를 구성할 때, 여러개의 픽셀을 한번에 읽기 가능하게 구성하기 때문이다. 그리고, 디지털 비디오 어드레스는 프레임 메모리 제어로직(400)에서 마이크로 프로세서의 어드레스와 블랭크 구간 동안 FIFO형 버퍼(420)에 저장할 수평 주사선의 각 픽셀을 위해 발생된 수평주사 픽셀 어드레스신호를 선택하여 비디오 필드메모리(406,408)를 읽을 수 있게 한다. 실제 배선상의 어려움을 해결하기 위하여 FIFO형 버퍼(420)에 저장할 픽셀 비디오 신호를 읽는 어드레스는 외부에서 제공받지 않고 비디오 프레임메모리 제어로직(400)에서 발생시키는 것이 바람직하다.

상기와 같이 구성된 본 발명의 프레임 메모리의 주사과정에 따른 동작을 설명하면, 먼저, 연속적인 입력이 되는 영상 검출기의 입력을 저장하는 메모리 뱅크와 마이크로프로세서나 연속된 픽셀출력을 만들기 위해 선택되는 메모리의 뱅크는 각 영상검출기의 구조를 고려하여 분리한다. 주사방식에 있어서, 영상검출기를 수평주사하건 수직주사를 하던 간에 출력을 위한 한 라인의 픽셀을 저장한 메모리가 선택이 되면, 프레임메모리 제어로직(400)은 출력 영상신호의 수평귀선 시간을 나타내는 수평블랭크신호(/HBLANK)에 응답하여 수평귀선 구간동안 미리 한번에 여러 픽셀을 읽어 상기 픽셀들을 FIFO형 버퍼(420)에 저장하도록 하기위하여 주사변환신호와 픽셀입력제어신호를 출력한다. 그리고, 수평귀선이 끝나고 수평출력이 활성화되면 FIFO형 버퍼(420)는 출력의 기본 픽셀 클럭인 픽셀클럭(PCLK)에 응답하여 동기된 픽셀이 출력되고 상기와 같은 선입선출(FIFO)식의 저장 동작을 반복 수행한다. 영상검출기의 주사 방법에 따른 메모리의 선택방식은 다음과 같다. 수평주사를 하고 비월주사 출력을 요구하는 카메라에서 이 메모리 장치를 사용하는 경우에는 한번의 수평주사가 완료되는 것을 한 필드의 주기인 60분의 1초 동안에 완료하는데 이때, 영상검출기에서 입력되는 데이터 필드는 현재 픽셀 출력 또는 마이크로프로세서의 출력하는 필드와는 반대로 하여 계속 동작을 한다. 이것은 현재의 검출기에서 입력되는 영상정보와 출력되는 영상정보간에는 한 필드의 지연을 가진다. 반면에 수직주사를 하고 비월주사가 아닌 순차주사 방식의 출력을 요구할 때 수직주사의 경우에는 필드 단위가 아닌 각 줄 단위로 검출기의 출력 저장 및 영상 출력을 위한 출력을 구분한다. 이것은 검출기의 출력을 저장하는 줄보다 한 줄 지연되어 저장된 검출기의 아날로그-디지털 변환된 픽셀을 디지털 영상처리/출력부 또는 마이크로프로세서로 출력하게 되는 것이다. 이 방식은 수평주사 방식의 카메라에 비해 검출기에서 입력되는 영상정보와 출력되는 영상정보간에 한 줄의 지연을 가져 실시간 영상처리에 유효하다. 검출기의 수평주사에 순차주사 방식의 출력을 요구할 때에는 필드 메모리가 아닌 프레임 메모리 뱅크 두 개로 구성하면 가능하며, 검출기가 수직주사하고 비월주사(interlaced) 영상출력을 요구하는 카메라는 앞에서 언급된 검출기 수직주사시에 순차주사 방식의 출력의 구조에 제어로직만 기수 라인 및 우수라인을 구분하여 저장, 출력을 하면 된다. 그리고, 이것은 작은 평면 영상검출소자에 대해서도 이러한 개념으로 확대 적용할 수 있다.

이해를 돕기 위하여 본 발명의 비디오 프레임메모리 장치를 단일화된 장치로 간주하고 외부 입력 신호와 외부 출력 신호에 해당하는 단자를 별도로 도시하여 설명하기로 한다. 도 6에 본 발명의 영상프레임 메모리 장치의 외부입출력 단자를 도시하였다. 도 6을 참조하면, 일단 영상검출기에서 검출된 출력은 아날로그-디지털 컨버터를 통해 디지털 신호로 변환되어 영상프레임 메모리 입력단자(nVIN[m:0])에 입력되며, 동시에 각 주사 단계별로 메모리에 저장하기 위한 동기신호(DetSync)를 공급하여 프레임메모리 제어로직에서 이를 저장한다. 여기서, 영상프레임 메모리 입력단자(nVIN[m:0])의 참조부호인 nVIN은 사용하는 영상검출기의 특성에 따라 n개의 채널로 나뉘어 입력을 받는다는 것을 의미하며 [m:0]은 아날로그-디지털 변환된 검출 픽셀의 그레이 레벨(gray level)을 의미한다. 프레임 메모리내의 제어로직은 검출기의 기본 동작 클럭인 검출기클럭(DetCLK)에 의해 동작하게 되며, 영상출력을 위해 수직귀선 구간과 수평귀선 구간이 아닌 실질적으로 비디오 출력이 활성화된 구간에서 단일 픽셀의 연속출력신호(S[m:0])가 출력된다. 이것은 실제 비디오 출력의 동기신호(VidSync: VidSync는 통상적으로 HSYNC, HBLANK, VSYNC 및 VBLANK를 포함함) 및 기본 픽셀 클럭인 픽셀클럭(PCLK)에 의해 내부의 제어로직이 동작하여 상기 기능을 수행한다. 한편, 마이크로 프로세서는 그 자체의 영상처리 알고리즘을 수행하기 위하여 영상 프레임의 데이터를 읽어 영상처리 알고리즘을 수행하는데 이를 위해 어드레스 버스(A[s:0]) 및 버스 제어신호(CPUCtrl:RD,WR)에 의해 프레임 메모리에 연결된 데이터 버스인 D[w:0]에 의해 입출력을 하게 된다. 이때 보통 사용하는 픽셀의 비트폭이 8~12 비트인 반면 요즘 사용되는 마이크로 프로세서는 32 비트 또는 64 비트 입출력이 가능하기 때문에 데이터 버스의 폭은 픽셀의 비트폭이 아닌 여러 픽셀의 폭 단위로 입출력을 하게 된다. 상술한 본 발명의 비디오 프레임메모리 장치는 당 분야의 통상적 기술적 지식을 가진 당업자 수준에서 반도체 제조 공정에 의하여 하나의 칩으로 구성할 수 있다.

발명의 효과

상술한 바와 같이 본 발명의 프레임 메모리 장치는, 여러 방식의 검출기 주사방식과 비월주사 및 순차주사의 영상출력 방식에 대응할 수 있고, 규칙적으로 비디오데이터를 출력하면서 상기 비디오데이터를 마이크로 프로세서로 입출력함으로써 비디오데이터의 순차적으로 비디오신호를 출력하는 카메라의 기능에 별도의 프레임 메모리 추가없이 병렬 영상처리 기능을 제공할 수 있다는 이점이 있다.

(57)청구의 범위

청구항1

영상검출기로부터 입력되는 디지털비디오신호를 기수필드 비디오데이터와 우수필드 비디오데이터로 구분하여 저장하고 제어신호에 따라 멀티플렉싱하여 출력하는 비디오 프레임 메모리에 있어서, 입력시 어드레스 입력 신호에 의해 지정된 장소에 영상검출기 출력신호의 각각 상기 기수필드 비디오데이터와 상기 우수필드비디오데이터를 저장하고, 출력시 상기 어드레스 입력 신호에 의해 지정된 장소로부터 저장된 기수필드 비디오데이터와 우수필드비디오데이터를 출력하는 기수필드메모리와 우수필드메모리; 출력단이 상기 기수/우수필드메모리의 데이터입력단에 접속되어 상기 기수/우수필드메모리에 상기 비디오데이터가 입력될때는 상기 영상검출기 출력신호를 상기 데이터단으로 출력하고, 상기 기수/우수필드메모리로부터 상기 비디오데이터가 출력될때는 고임피던스를 유지하기 위한 3상 버퍼인 제 1 버퍼와 제 2 버퍼; 상기 기수/우수필드메모리로부터의 비디오출력데이터나 상기 마이크로프로세서로부터의 비디오데이터를 멀티플렉싱하여 출력하는 출력멀티플렉서; 상기 출력멀티플렉서로부터 출력되는 상기 비디오데이터를 상기 마이크로프로세서로 입력하고, 상기 마이크로프로세서로부터 출력되는 상기 비디오데이터를 상기 기수/우수 비디오필드메모리로 입력하기 위한 마이크로프로세서 데이터 입출력포트; 입력단이 상기 마이크로프로세서 데이터 입출력포트에 접속되고, 출력단이 상기 기수/우수필드메모리와 출력멀티플렉서의 입력단에 접속되어, 입력시 마이크로프로세서로부터의 비디오데이터를 기수/우수필드메모리로 출력하고 출력시 고임피던스를 유지하기 위한 3 상버퍼인 제 3 버퍼와 제 4 버퍼; 입력단에는 영상검출기 주사어드레스 신호와 마이크로프로세서 어드레스버스신호 및 수평주사 픽셀어드레스신호가 접속되고 출력단에는 상기 기수/우수필드메모리의 어드레스 입력단이 접속되어, 상기 3개의 어드레스신호를 멀티플렉싱함으로써 하나의 어드레스를 선택하여 출력하기 위한 기수필드어드레스 멀티플렉서와 우수필드어드레스 멀티플렉서; 입력단이 상기 출력멀티플렉서의 출력단에 접속되어 연속적인 수평주사를 위한 디지털 비디오 신호를 출력하는 FIFO형 버퍼; 및 상기 비디오프레임메모리에 구비되어 상기 비디오데이터의 입출력 및 처리를 제어하기 위한 프레임메모리 제어로직을 포함하는 것을 특징으로 하는 비디오프레임메모리장치.

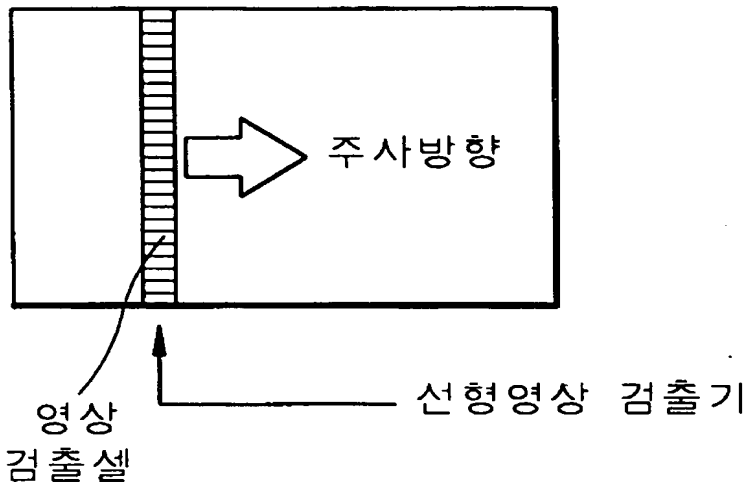
청구항2

제1항에 있어서, 상기 프레임 메모리 제어로직은 기수필드 또는 우수필드 선택제어신호, 상기 기수/우수 필드메모리로 공급되는 어드레스 신호, 상기 멀티플렉서들과 상기 버퍼들의 장치제어신호, 메모리 리드/라이트 신호, 순차 어드레스 신호, 상기 수평주사 픽셀어드레스신호 및 비지신호를 출력하는 기능을 수행하도록 로직이 구현된 프레임 메모리 제어로직인 것을 특징으로 하는 비디오 프레임 메모리 장치.

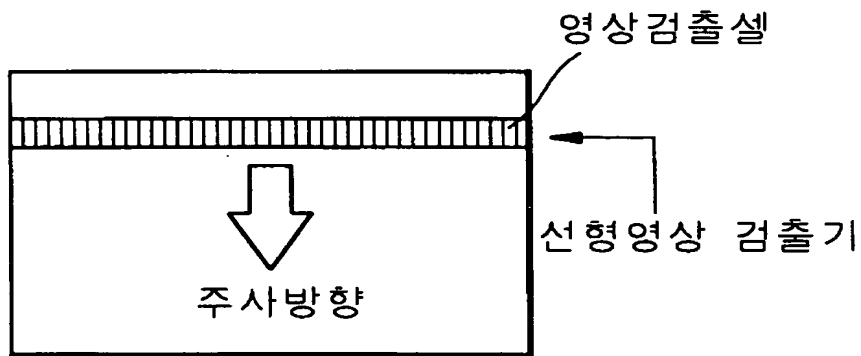
청구항3

영상검출기로부터 입력되는 디지털비디오신호를 기수필드 비디오데이터와 우수필드 비디오데이터 또는 기수라인 비디오데이터와 우수라인 비디오데이터로 구분하여 저장하고 제어신호에 따라 멀티플렉싱하여 출력하는 비디오 프레임메모리의 비디오데이터 처리방법에 있어서, 프레임메모리 제어로직은 출력비디오신호의 수평귀선 시간을 나타내는 수평블랭크신호와 주사변환신호에 응답하여 픽셀입력제어신호를 출력하는 단계; 블랭크 구간동안에는 상기 픽셀입력제어신호에 응답하여 출력버퍼인 FIFO형 버퍼는 한 라인의 비디오픽셀출력을 저장하는 단계; 수평귀선이 끝나고 수평출력이 활성화되면 출력의 기본 픽셀 클럭인 픽셀클럭에 응답하여 FIFO형 버퍼는 동기화된 비디오픽셀을 출력하는 단계; 주사 활성화 구간동안에는 마이크로프로세서 입출력을 수행하는 단계; 및 상기과 같은 선입선출(FIFO)식의 저장 동작을 반복 수행하는 단계를 포함하여 비디오순차출력과 마이크로프로세서 영상처리의 병렬 영상처리를 지원하는 비디오 프레임메모리의 비디오데이터 처리방법.

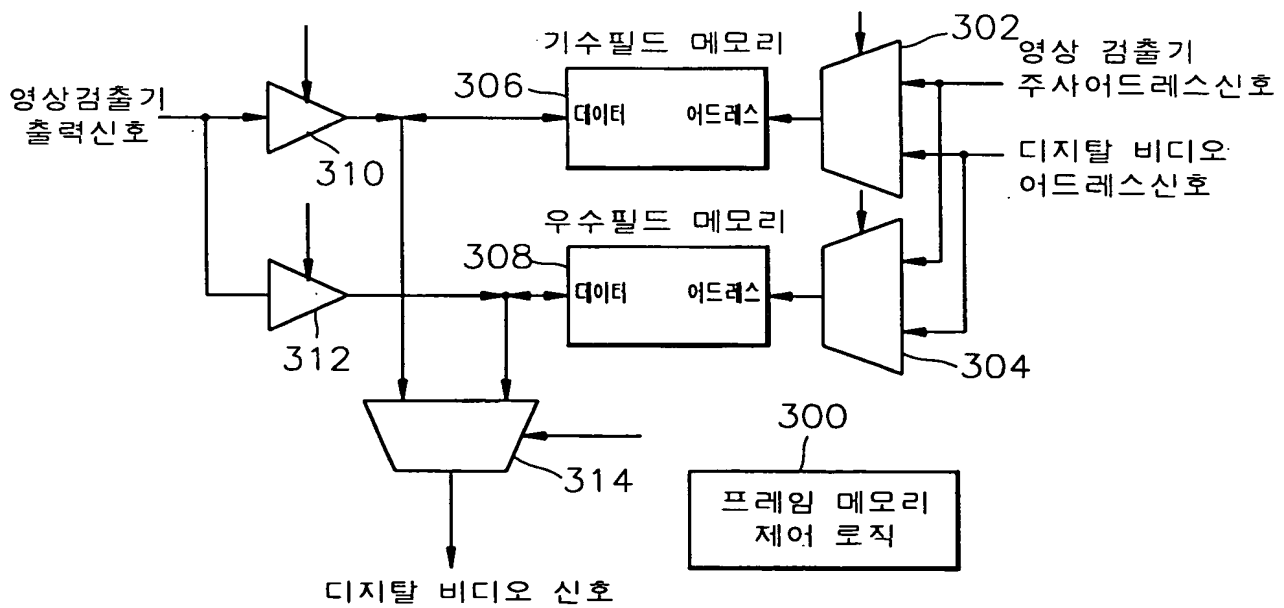
도면**도면1**



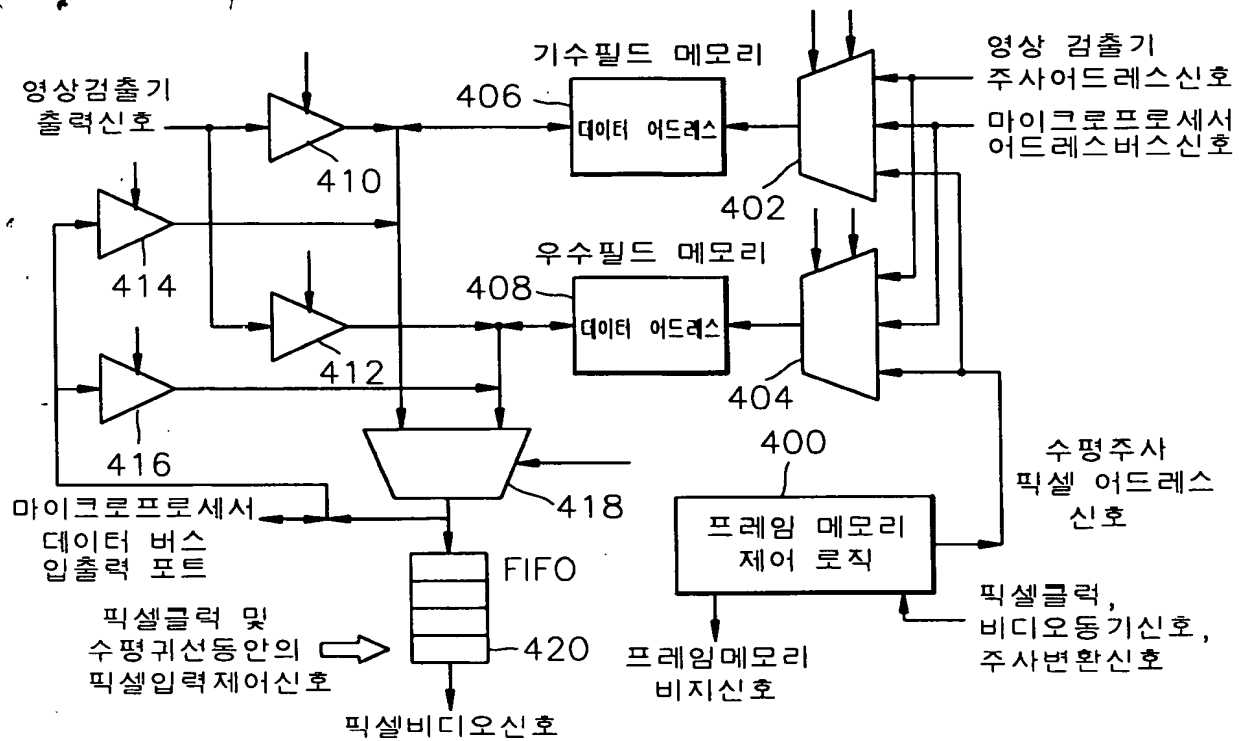
도면2



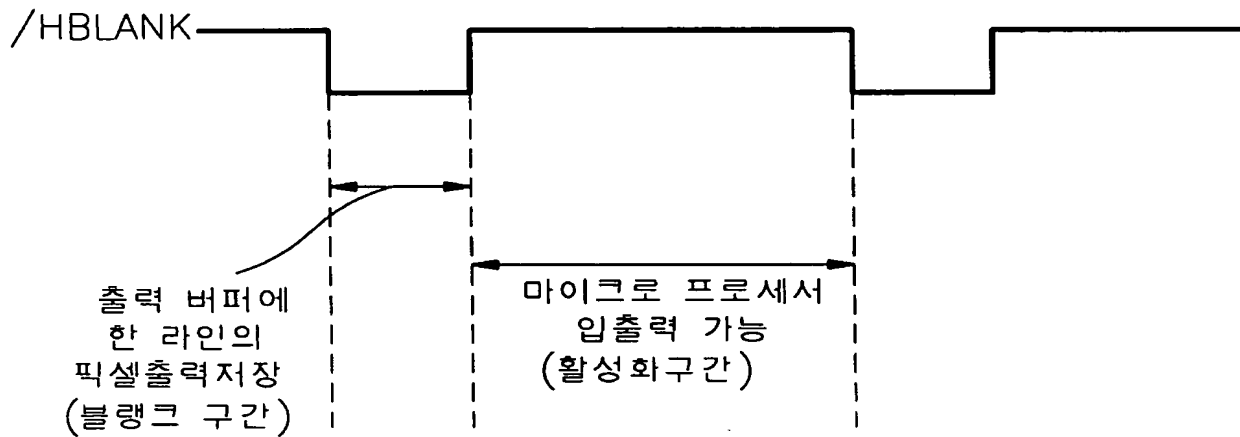
도면3



도면4



도면5



도면6

